



## Patent Abstracts of Japan

PUBLICATION NUMBER : 61040616  
 PUBLICATION DATE : 26-02-86

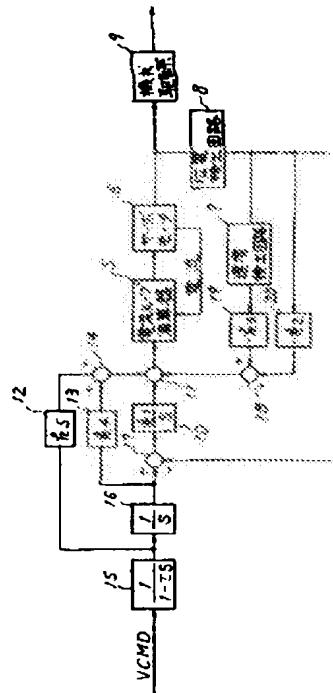
APPLICATION DATE : 31-07-84  
 APPLICATION NUMBER : 59161116

APPLICANT : FANUC LTD;

INVENTOR : KURAKAKE MITSUO;

INT.CL. : G05D 3/12 G05B 11/32

TITLE : POSITION CONTROL SYSTEM



ABSTRACT : PURPOSE: To perform smoothly position control by forming a primary delay system for a speed command and forming a proportional integral control system for a position command and applying feedforward compensation in accordance with the output of the primary delay system and its integral value.

CONSTITUTION: A speed command VCMD is applied to a primary delay control system 15, and the output is integrated by an integral control system 16 to obtain the position command, and this command is applied to an operator 17. The operator 17 operates the position command and fed-back position information to apply a control signal to a proportional unintegral control system 10, and the signal subjected to proportional integral is outputted and is inputted to an operator 11. The output of the system 15 is inputted to an operator 14 through a block 12, and the output from the system 16 is inputted to the operator 14 through a block 13. Command information inputted to the operator 14 is inputted to the operator 11. Thus, the delay of a position control system is reduced considerably in the steady state. Since the response of a machine have only small overshoot and undershoot and they are shown only at the acceleration/deceleration time, the response of the machine is followed up ideally after the machine reaches a certain speed.

COPYRIGHT: (C)1986,JPO&Japio

⑨ 日本国特許庁 (JP) ⑩ 特許出願公開  
⑪ 公開特許公報 (A) 昭61-40616

⑫ Int.Cl.<sup>4</sup>  
G 05 D 3/12  
G 05 B 11/32

識別記号 庁内整理番号  
7623-5H  
F-7740-5H

⑬ 公開 昭和61年(1986)2月26日

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 位置制御方式

⑮ 特 願 昭59-161116  
⑯ 出 願 昭59(1984)7月31日

⑰ 発明者 鞍掛 三津雄 日野市旭が丘3丁目5番地1 フアナック株式会社内  
⑱ 出願人 フアナック株式会社 日野市旭が丘3丁目5番地1  
⑲ 代理人 弁理士 辻 実 外1名

明細書

1・発明の名称

位置制御方式

2・特許請求の範囲

サーボモータのシャフトに設けられた位置検出手段からの位置情報によって位置制御をおこなうサーボモータの制御系において、該制御系への速度指令に対して1次遅れ系を構成し、該1次遅れ系の出力を積分して得た位置指令に対しては比例積分制御系を構成し、かつ該1次遅れ系の出力とその積分値からフィードフォワード補償をかけるようにしたことを特徴とする位置制御方式。

3・発明の詳細な説明

(産業上の利用分野)

本発明は位置制御方式に係り、特に、ロボットアーム等の剛性の低い機械負荷を駆動するサーボモータの位置制御方式に関する。

(従来技術)

目標とする位置に負荷を制御するためにサーボモータが広く用いられるようになっており、その

サーボモータの位置制御系は、例えば、第3図に示されるようになっている。図中、1は演算器、2はゲインGのアンプ、3は演算器、4は速度ループ演算器、5は電流ループ演算器、6はサーボモータ、7は速度検出器、8は位置検出器、9は機械駆動系である。この位置制御系においては、サーボモータ6で操作する負荷の位置を目標とする位置に制御するための負荷位置ループを構成している。すなわち、目標の位置を基準とする復元力を発生させ、その点からずれた場合には、その偏差に比例した復元力を生じ、常に基準点に引きもどすようにしている。これはあたかも基準点と負荷との間に仮想的なばねを取り付けたような状態となる。この基準点は目標値を変えることによって変えることができる。

ところが、負荷としてロボットアーム等の剛性の低い機械を駆動する場合には、第3図に示されるようなサーボモータの位置制御方式では、機械系の共振周波数F<sub>res</sub>が非常に小さいので(10Hz以下)、サーボモータ6の速度ループの折れ点

周波数  $F_v$  (一般には 30 Hz 程度) に比べて逆に低くなってしまい、速度ループが発振気味となって、機械系の振動を引き起こしてしまっていた。これは、位置ループのゲインを 20 ~ 30 [1 / sec] 程度確保するためには、速度ループの折れ点周波数を 30 Hz 程度にしなければならぬいためであった。

このように第 3 図の従来例では、位置ループゲインを下げない限り、速度ループの折れ点周波数を下げることができず、振動を小さくすることは位置ループゲインを下げて全体の応答性を落とすこと以外では不可能であった。

そこで、位置指令に対して、第 4 図のような比例積分制御系 10 を構成すれば速度ループを位置ループと別に設ける必要がないので、位置制御ループの折れ点周波数  $F_p$  を等価の速度ループの折れ点周波数  $F_v$  の  $1/2\pi$  と小さくできる。このため機械系の共振周波数  $F_m$  よりも  $F_p$  が小さくできるため位置ループは発振気味とはならず、機械系の振動を大幅に減少させることができる。

## 3

た位置検出手段からの位置情報によって位置制御をおこなうサーボモータの制御系において、該制御系への速度指令に対して 1 次遅れ系を構成し、該 1 次遅れ系の出力を積分して得た位置指令に対しては比例積分制御系を構成し、かつ該 1 次遅れ系の出力とその積分値からフィードフォワード補償をかけるように構成する。

## (実施例)

以下、本発明の一実施例を図面を参照しながら詳細に説明する。

第 1 図は本発明に係るサーボモータの位置制御方式のブロック図、第 2 図は当該位置制御方式によって得られる応答特性図である。図中、5 は電流ループ演算器、6 はサーボモータ、7 は速度検出器、8 は位置検出器、9 は機械駆動系である。これらは要素としては第 3 図に示されたものと同じである。10 は比例積分制御系、11 は演算器、12 はゲイン  $K_5$  を有するブロック、13 がゲイン  $K_4$  を有するブロック、14 は演算器、15 は一次遅れ系、16 は積分制御系、17 は演算器

## (従来技術の問題点)

上記したように、第 4 図に示されるサーボモータの位置制御系によれば、振動の問題は大幅に改善できるが、このままでは、位置指令に対して、第 5 図に示されるようにオーバーシュート、アンダーシュートが生ずるので、バックラッシュを持った機械系の駆動には不適格である。そこで、第 6 図に示されるように速度指令に対して 1 次遅れ系を設けることも考えられるが、かかる位置制御系においては、実際の系の動きが 1 次遅れ系に比べて遅れるので、応答の滑らかさにおいて劣るという問題があった。

## (発明の目的)

本発明は、上記の問題点を解決するために、振動を大幅に減少させると共に位置指令に対してオーバーシュート、アンダーシュート等が生じない滑らかな動きを持った位置制御が可能な位置制御方式を提供することを目的とする。

## (発明の概要)

本発明は、サーボモータのシャフトに設けられ

## 4

、19 は  $-K_3$  のゲインを有するブロック、20 は  $-K_2$  のゲインを有するブロックである。

次に、当該サーボモータの位置制御系について説明する。

サーボモータ 6 からの位置情報は位置検出回路 8 から出力し、その位置情報は演算器 17 にフィードバックし、位置制御フィードバックループを形成する。一方、位置検出回路 8 から得た位置情報は速度検出器 7、 $-K_3$  のゲインを有するブロック 19 を介して演算器 18 に入力する。また、位置検出回路 8 からの位置情報は  $-K_2$  のゲインを有するブロック 20 を介して演算器 18 に加えられる。演算器 18 はブロック 19 及びブロック 20 から加えられた速度情報を演算器 11 へフィードバックする。

そこで、速度指令  $V_{CMD}$  は、1 次遅れ制御系 15 に加え、その出力を積分制御系 16 に加えて積分して、位置指令とする。その位置指令は演算器 17 に加える。演算器 17 ではその位置指令とフィードバックされた位置情報を演算して制御信

号を比例積分制御系 10 に加え、該比例積分系 10 からは比例積分された信号が出力され、該信号は演算器 11 に入力される。

一方、本発明においては、制御系の速応性を高めるために、更に、前記 1 次遅れ系 15 の出力はゲイン  $K_5$  を有するブロック 12 を介して演算器 14 へ入力し、また、前記積分要素 16 からの出力はゲイン  $K_4$  を有するブロック 13 を介して演算器 14 へ入力する。演算器 14 へ入力されたブロック 12 及びブロック 13 の指令情報は前記した速度情報がフィードバックされる演算器 11 へ入力される。つまり、速度指令  $V_{CMD}$  に対して 1 次遅れ系を構成し、該 1 次遅れ系の出力を積分して得た位置指令に対しては比例積分制御系を構成し、かつ該 1 次遅れ系の出力とその積分値からフィードフォワード補償をかけるように構成する。

このように構成することにより、第 2 図に示されるように、定常状態では位置制御系の遅れはフィードフォワード補償のない場合に比べて著しく

7

積分値からフィードフォワード補償をかけるようにしたので、サーボモータの位置制御系において振動を大幅に減少させると共に一次遅れ系の導入に伴なう位置制御系の応答の遅れをなくし、滑らかな動作を行なわせるようにすることができる。

#### 4・図面の簡単な説明

第 1 図は本発明に係る位置制御方式のブロック図、第 2 図は当該位置制御方式を適用した場合の位置制御特性図、第 3 図及び第 4 図は従来の位置制御方式、第 5 図は第 4 図における位置制御方式の問題点を説明する特性図、第 6 図は第 4 図の位置制御方式の改良部分を説明するブロック図である。

5 …電流ループ演算器、6 …サーボモータ、7 …速度検出回路、8 …位置検出回路、9 …機械駆動系、10 …比例積分制御系、11、14、17、18 …演算器、12 …ゲイン  $K_5$  を有するブロック、13 …ゲイン  $K_4$  を有するブロック、15 …1 次遅れ制御系、16 …積分制御系、19 …ゲイン  $-K_3$  を有するブロック、20 …ゲイン  $-K$

減少するので、位置は 1 次遅れ系の出力に追従して動作することになる。即ち、第 2 図の特性図と第 5 図の特性図を比較してみると明らかのように、第 5 図においては位置指令  $\mu$  に対して、機械の応答  $b$  はオーバーシュートおよびアンダーシュートをもっているが、図 2 にあるように本発明によれば、位置指令  $\mu$  に対する 1 次遅れ系の出力  $b$  に出して、機械の応答  $c$  は極めて小さなオーバーシュート、アンダーシュートしか示さず、しかしこれらは加減速時のみであり、定常速度に達した後には、理想的に機械の応答  $b$  に追従する。

尚、本発明を一実施例によって説明したが、本発明はこの実施例に限定されるものではなく、本発明の主旨に従い、種々の変形が可能であり、これらを本発明の範囲から排除するものではない。  
(発明の効果)

本発明によれば、サーボモータの位置制御系への速度指令に対して 1 次遅れ系を構成し、該 1 次遅れ系の出力を積分して得た位置指令に対しては比例積分制御系を構成し、かつ該 1 次遅れ系の出力とその

8

#### 2 を有するブロック

特許出願人 ファナック株式会社  
代理人 弁理士 辻 実  
(外 1 名)

## 第 1 図

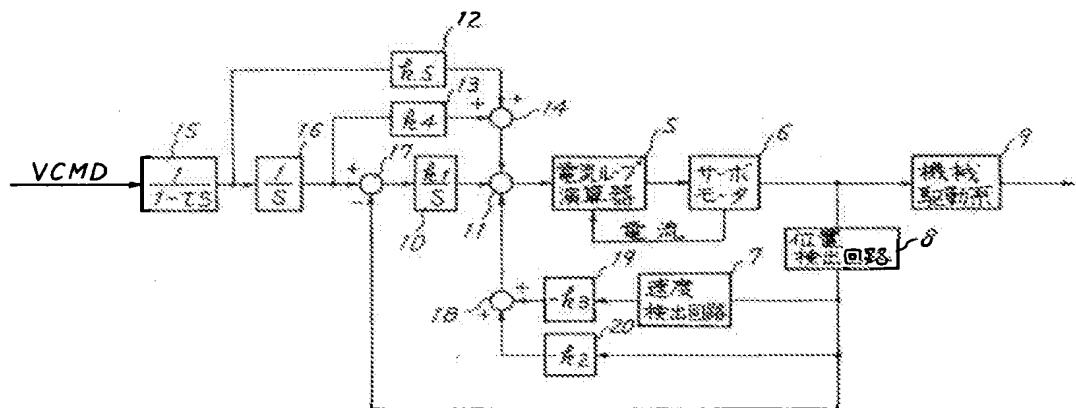
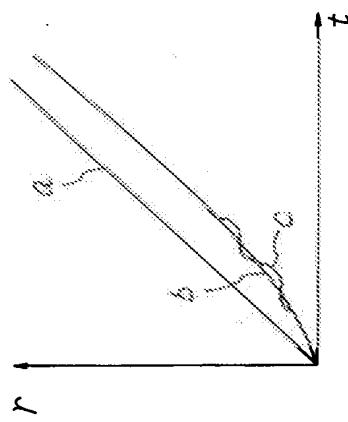
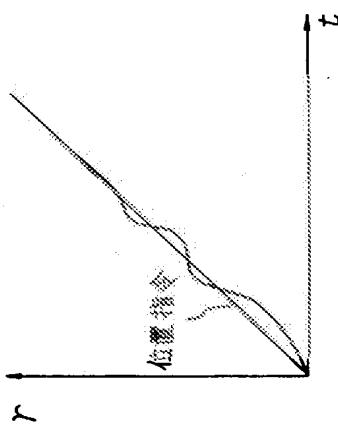


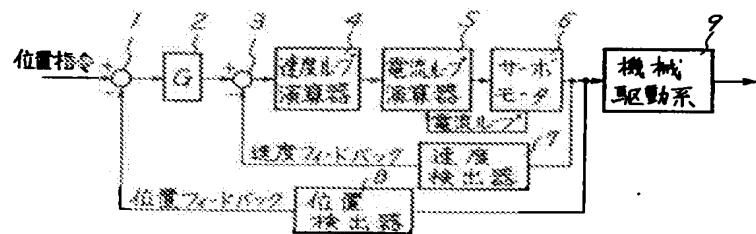
圖2第



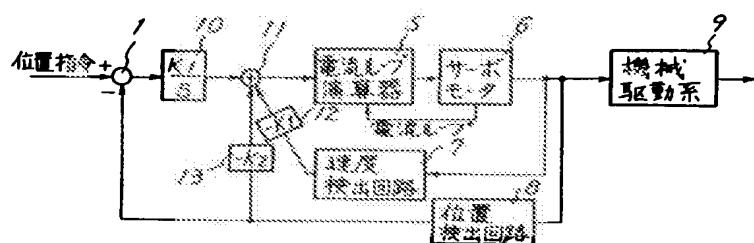
第5回



第3図



第4図



第6図

